4И

УДК 004.932

А.В. Инютин
Объединенный институт проблем информатики НАН Беларуси, г. Минск
avin@lsi.bas-net.by

Алгоритм поиска и классификации дефектов топологии печатных плат

В статье предлагается алгоритм контроля топологии печатных плат, который основан на декомпозиции изображения печатной платы на элементарные фрагменты и проверке связей между теми элементами, которые являются ключевыми для анализа формы дорожек. Особенностью алгоритма является большое количество типов обнаруживаемых дефектов, классификация которых проводится одновременно с их поиском.

Введение

Современное производство радиоэлектронных приборов требует контроля всех критических процессов производства. Оптический контроль является важной частью общей системы контроля. Оптический контроль может осуществляться как в ручном, так и в автоматическом режиме. Низкая скорость, высокая стоимость и низкое качество ручного контроля являются серьезными недостатками, исключающими возможность его применения при массовом производстве. Автоматизация контроля является необходимостью для обеспечения выпуска конкурентоспособной продукции.

Контроль качества при производстве печатных плат является важной и актуальной проблемой, т.к. он оказывает непосредственное влияние на отлаженность технологического процесса производства печатных плат и в конечном счете на надежность работы радиоэлектронного оборудования и себестоимость его выпуска и сопровождения. Высокая конкуренция на рынке диктует требования по повышению качества и снижению стоимости производства радиоэлектронных устройств. А тенденция увеличения объемов производства электроники определяет высокий спрос на оборудование для ее производства.

Автоматизированные системы контроля качества печатных плат могут использовать как контактные, так и бесконтактные методы. Общая задача контроля качества включает в себя контроль множества факторов, таких, например, как соответствие топологии платы конструкторской документации, контроль положения и размера отверстий контактных площадок, качества нанесения защитного покрытия и т.д.

В настоящее время за рубежом выпускаются автоматизированные системы контроля качества печатных плат. Ведущими производителями сегодня являются компании – Orbotech, Mania Technologies AG, Camtek, DaiNippon Screen и Lloyd Doyle [1-6]. Однако они не лишены недостатков, которые затрудняют работу технолога, ответственного за процесс производства печатных плат. Например, если система в процессе контроля обнаруживает слишком большое количество малозначимых дефектов, которые допускаются требуемыми классами точности изготовления печатных плат, технолог должен потратить слишком много времени, чтобы проверить все найденные дефекты. При этом с 2002 г. по 2006 г. объем мирового рынка оборудования автоматического оптического контроля вырос с 2,3 млрд $ до 4,9 млрд $ [3]. На оборудование для контроля печатных плат приходилось 13% от всего оборудования АОК. На сегодняшний день в Беларусь есть предприятия, которые могут производить такие системы, например УП «КБТЭМ-ОМО» ГНПО «Планар», ОАО «Брестский радиотехнический завод».

Целью контроля топологии является установить соответствие топологии печатной платы конструкторской документации на этапе производства печатной платы, когда радиодетали и компоненты еще не установлены и процесс их пайки не завершен. Объектом для контроля является растровое изображение слоя или фотошаблона печатной платы. Согласно [7], топология фотошаблона печатной платы – это рисунок (чертеж), определяющий форму элементов фотошаблона, их взаимное расположение, геометрические размеры и предельные отклонения размеров. Элементами топологии являются проводник, контактная площадка, концевой контакт, экран и т.д. в топологии фотошаблона. Дефектом топологии является отклонение формы и положения элементов топологии на объекте от проектной документации. Примеры дефектов печатной платы приведены на рис. 1. На рисунке видны дефекты в виде светлых пятен на текстолите – это дефект текстолита – расслоение. Такой дефект не является дефектом топологии. И задача определения такого рода дефектов в рамках этой статьи не решается. А множество сдвинутых отверстий контактных площадок, которые тоже присутствуют на рисунке, – это дефекты топологии.

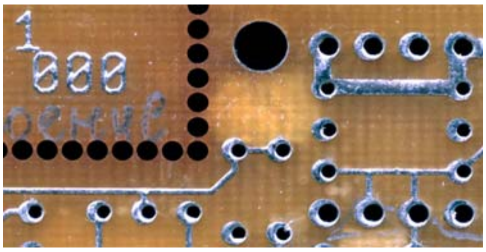


Рисунок 1 – Пример дефектов печатной платы после этапа оплавления сплава олово-свинец: сдвиг отверстий контактных площадок, расслоение текстолита

В [8] предлагается все дефекты топологии классифицировать как обрыв, короткое замыкание, выступ, вырыв, островок, прокол, недопустимая минимальная ширина проводника, недопустимое минимальное расстояние между проводниками, отсутствие или смещение проводника, неправильный размер КП, неправильный размер или смещение отверстия в КП, лишний проводник.

Примеры некоторых дефектов топологии показаны на рис. 2, на котором изображен фрагмент печатной платы с нанесенным защитным рельефом. Цифрами обозначены дефекты: выступ (1), замыкание (2), островок (3), царапины (4), обрыв (5). Причиной возникновения дефектов могут быть:

– неправильные температурные и временные режимы производства;

– воздушные пузырьки в электролите;

– загрязненная поверхность текстолита;

– механическое повреждение и искривление вследствие деформации печатной платы и т.д.

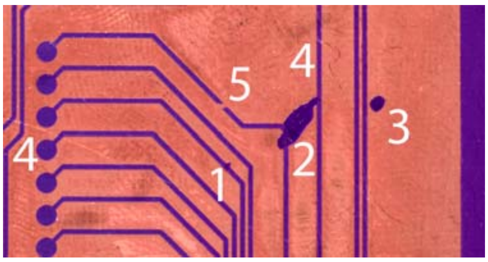


Рисунок 2 – Пример дефектов топологии на фрагменте печатной платы с нанесенным негативным защитным рельефом: 1 – выступ, 2 – замыкание, 3 – островок, 4 – царапины, 5 – обрыв

На основании данных контроля технолог принимает решение о соответствии качества платы необходимым требованиям и внесении при необходимости правок в фотошаблон или в технологический процесс производства.

Автоматические алгоритмы поиска дефектов топологии условно делятся на использующие эталон, не использующие эталон и гибридные [8].

Алгоритмы, которые основаны на использовании эталона, могут сравнивать непосредственно эталонное и тестовое изображения печатных плат или сравнивать модели эталонных и тестируемых печатных плат. В [9] предлагается сравнивать эталонные и тестируемые изображения печатных плат путем разбиения их на блоки, с применением фазового преобразования (Phase Only Transform) для вычисления разницы между ними. Этот алгоритм может найти только ограниченное количество типов дефектов: обрыв, короткое замыкание, выступ, вырыв, островок, прокол. В [10] для удаления шума перед этапом нахождения разности изображений предлагается использовать двухмерное вэйвлет-преобразование Хаара. В [11] для сравнения изображений используется улучшенный алгоритм взаимной корреляции, который может работать на зашумленных данных с разными уровнями яркости на основе шаблона формы или цветовых/яркостных характеристик.

Использование эталона для контроля топологии позволяет быстро и безошибочно находить дефекты вида прокол, островок, выступ, вырыв, разрыв и короткое замыкание. Главным недостатком алгоритмов, которые используют эталон, является чувствительность к масштабу, сдвигу и углу поворота сравниваемых изображений. В [12] для устранения этого недостатка используется полный алгоритм поиска соответствия между блоками (FSBM) с компенсацией различия ориентации между сравниваемыми изображениями. Поиск блоков осуществляется для всех возможных поворотов исходного блока в диапазоне от –0,3 до 0,3 градуса с шагом 0,05. Другим способом избежать зависимости от сдвига и поворота является использование не изображений слоев печатных плат, а моделей, построенных на основе растровых данных. Например, топология слоя печатной платы может представляться взвешенным графом [13], графом описаний свойств объектов [14] или гиперграфом описаний шаблонов [14]. В таком гиперграфе отдельным элементам топологии соответствуют локальные графы, описывающие свойства этих элементов. После составления модели топологии производится сравнение с эталонной моделью. Другим подходом является сегментация изображения печатной платы на фрагменты [15], которые нормализуются приведением к одному размеру и далее анализируются с помощью нейронной сети. Такой подход позволяет найти 12 типов дефектов.

Еще одним подклассом алгоритмов, использующих модель печатной платы, являются алгоритмы, которые выделяют узловые точки изображений печатной платы (контактные площадки) и потом контролируют связи между [16-18]. В таком случае для эталонной и тестируемой печатных плат составляются таблицы связей между контактными площадками. Далее эти таблицы сравниваются для определения дефектов.

Автоматические системы контроля, не использующие эталон, проверяют элементы топологии на соответствие стандартам микроэлектронного изделия, таким, как минимальная и максимальная ширина проводников и расстояние между ними, минимальный и максимальный диаметр отверстий на объекте, угол изгиба проводника, контроль правила окончания проводников и т.д. [19], [20]. Данные алгоритмы часто используют операторы математической морфологии, такие, как эрозия и дилатация. Также могут применяться алгоритмы, основанные на анализе границы элементов и кодировании длин серий [21-23]. В таких алгоритмах после выделения границы элемента производится его проверка путем движения вдоль границы с контролем специальных параметров.

В работе [24] используется кластеризация цветного или полутонового изображения печатной платы на несколько групп, в зависимости от числа материалов, из которых изготавливается печатная плата.

Гибридные алгоритмы основаны на одновременном использовании методов, использующих эталон, и методов, не использующих эталон. При этом можно воспользоваться преимуществами обоих подходов и, в итоге, повысить функциональность системы контроля. Например, можно увеличить количество определяемых типов дефектов.

В работе [25] предлагается общий гибридный алгоритм с использованием скелетного преобразования изображения. Скелет изображения печатной платы сохраняет информацию о дефектах и упрощает проверку. На основе анализа изображения скелета формируется список свойств элементов топологии. Локализация дефектов осуществляется путем сравнения списка, сформированного для изображений эталонной и тестируемой печатной платы. Преимущества этого алгоритма заключаются в способности обнаружить множества типов дефектов, ускорении контроля за счет использования параллельных вычислений, так как каждая дорожка печатной платы может обрабатываться отдельно.

Есть и другие гибридные алгоритмы контроля дефектов [8]. Например, выделение образа методом анализа границы [26], сравнение с эталоном с использованием набора круговых шаблонов, итеративные методы и т.д.

В данной работе предлагается гибридный алгоритм поиска и классификации дефектов топологии печатных плат, основанный на разбиении дорожек на ключевые точки и контроле связей между ними. Каждый этап поиска находит дефекты только нескольких определенных (зачастую взаимообратных) типов, что облегчает решение задачи их классификация. Предложенный алгоритм обнаруживает большое количество различных типов дефектов, предоставляет дополнительные возможности предотвращения обнаружения ложных дефектов и может хорошо масштабироваться для параллельных вычислительных систем.

Алгоритм контроля топологии печатных плат

Проверка топологии печатной платы по предлагаемому алгоритму основывается на следующей концепции – топология печатной платы представляет собой совокупность дорожек, где под дорожкой будем понимать набор контактных площадок, соединенных проводниками. Разные дорожки не имеют контакта между собой, кроме короткого замыкания между ними. Контроль топологии заключается в проверке связей между контактными площадками и контроле формы и положения элементов топологии, которые разбиваются на элементарные фрагменты в процессе проверки.

Гибридный алгоритм состоит из следующих этапов:

1) предварительная обработка изображения;
2) скелетное преобразование;
3) поиск ключевых точек на скелете;
4) анализ ключевых точек;
5) создание таблицы связей;
6) проверка связей;
7) проверка элементов;
8) проверка относительного положения.

Алгоритм представлен на рис. 3 – потоки данных показаны пунктирными линиями. Исходные данные располагаются в левой части рисунка:

– изображение тестируемой печатной платы;

– параметры предварительной обработки;
– проектные нормы;
– таблица связей эталонной топологии.

В правой части рисунка находится результат контроля топологии – ведомость дефектов. Подробное описание всех этапов приведено далее.

Предварительная обработка изображения. Предварительная обработка тестового изображения заключается в бинаризации, коррекции угла поворота и масштабировании. Тестовое изображение, полученное с помощью оптической системы, может иметь искажения масштаба и угла поворота. Для коррекции данного вида искажений используются элементы привязки, которые выбираются на эталонном изображении, после чего производится поиск этих элементов на тестовом изображении и выполняется коррекция угла поворота и масштаба.

Скелетное преобразование. Если B – максимальный диск для изображения A, т.е. диск максимального радиуса, который вписывается в изображение $B \subset A$, и при этом B не является подмножеством другого диска D, вписанного в A, $B \not\subset D$, $D \subset A$, то скелет изображения (средняя ось) – это объединение центров всех максимальных дисков [27].

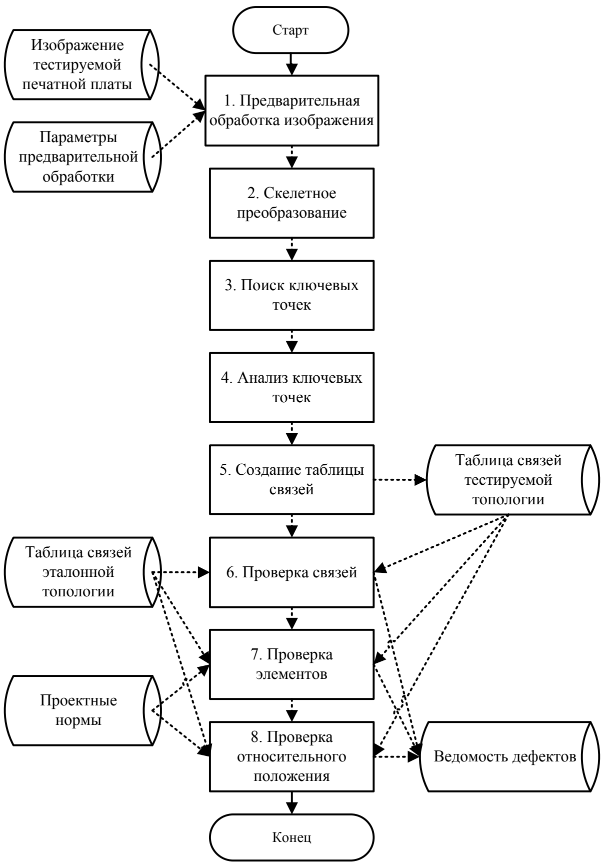
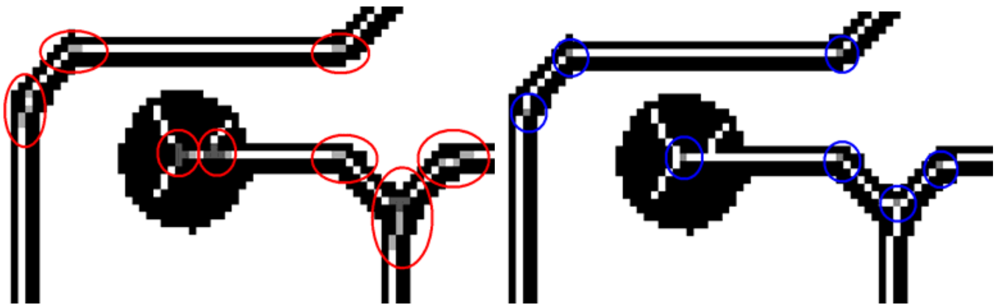


Рисунок 3 – Гибридный алгоритм контроля топологии печатных плат

Поиск ключевых точек на скелете. Ключевые точки скелета изображения печатной платы – это пиксели скелета, находящиеся в центре мест изгиба и пересечения проводников. Использование этих точек позволяет легко находить контактные площадки на изображении печатной платы, а также разбивать проводники на простейшие прямоугольные фрагменты. Для поиска потенциальных ключевых точек используется маска размером 5 х 5 пикселей. Пусть угол α образован векторами, соединяющими цент-

ральный пиксель маски и точки пересечения скелета с самой маской. Если $cos(\alpha) > -0,9$, то центральный пиксель маски помечается как потенциальная ключевая точка. Пример таких точек приведен на рис. 4 а) (показаны множеством серых пикселей в центре мест изгиба и пересечения проводников).

Анализ ключевых точек. Скелет изображения чувствителен к неровностям краев изображения и имеет множество ответвлений и изгибов, которые дадут большое количество потенциальных ключевых точек на предыдущем шаге. Поэтому проводится анализ таких точек, который заключается в объединении соседних потенциальных ключевых точек и уточнении центра изгиба или пересечения проводников. Результат анализа приведен на рис. 4 б) – каждому изгибу или пересечению соответствует 1 центральный пиксель, показанный серым цветом.



а) б)

Рисунок 4 – Ключевые точки дорожек печатной платы: а) потенциальные ключевые точки, б) ключевые точки после проверки

Создание таблицы связей. В таблице связей хранится информация о топологии печатной платы – информация о контактных площадках, связях между ними, а также форме и координатах всех элементов. Каждая пара связанных контактных площадок соединена проводником, который, в свою очередь, представлен в таблице массивом элементарных прямоугольных фрагментов с их координатами, размерами и формой. Таблица связей заполняется путем перебора всех контактных площадок печатной платы, определения их связей и параметров всех элементов.

Проверка связей. Проверка логической структуры топологии печатной платы производится с помощью проверки связей контактных площадок. Представим i-ю дорожку в виде

$$Д_i = \{КП_{i1}, КП_{i2}, \ldots, КП_{in}\},$$

где, $КП_{ik} = \{x_{ik}, y_{ik}\}$ – координаты контактной площадки с номером k в i-й дорожке; n – число контактных площадок в данной дорожке. При проверке возможны следующие варианты:

1) норма $ЭталонД_i = ТестД_j$;

2) обрыв $ЭталонД_i = ТестД_j + ТестД_m$;

3) короткое замыкание $ЭталонД_i + ЭталонД_m = ТестД_j$,

где $ЭталонД_i$ – i-я дорожка эталонной топологии, а $ТестД_j$ – j-я дорожка тестируемой топологии.

При обнаружении дефекта его вид получается вычислением разницы между растровыми изображениями пары сравниваемых дорожек, после чего информация о нем заносится в дефектную ведомость.

Проверка элементов. Каждый элемент (проводник, контактная площадка) проверяется путем сравнения с аналогичным элементом, информация о котором хранится в эталонной таблице связей. Производится проверка:

1) положения на плате – путем сравнения координат элементов;

2) формы – сравнением пары элементов в растровом виде;

3) проверка на удовлетворение конструкторско-технологическим ограничениям – проверка на минимальную допустимую ширину проводников.

Проверка относительного положения. Эта проверка производится для определения областей с недопустимым минимальным расстоянием между проводниками на плате. Основные методы проверки – это использование операторов математической морфологии и вычисление расстояния между элементами в векторном виде. Недостаток математической морфологии заключается в ограничении точности проверки, т.к. размер минимально обнаруживаемого дефекта в данном случае зависит от размера пикселя изображения. Векторная форма является более гибкой, и поэтому она выбрана в качестве инструмента для этого этапа алгоритма.

Классификация дефектов

Классификация дефектов заключается в отнесении найденного дефекта к своему классу дефектов. Важность этой операции определяется тем, что разные типы дефектов могут иметь разную значимость. Причем эта значимость может отличаться для различных видов печатных плат. Например, обрыв или короткое замыкание являются критически важными дефектами, а несоответствие минимальной ширины проводника проектным нормам гораздо важнее для сильноточных схем или плат устройств СВЧ, чем для слаботочных низкочастотных схем. Естественно, одновременно учитываются требования к печатным платам, определяемые классом точности.

Классификация дефектов производится при их обнаружении на этапах 6 – 8 алгоритма. Каждый метод контроля обнаруживает только заранее известное количество типов дефектов, которые не имеют пересечений в признаковом пространстве с другими дефектами и зачастую взаимообратны, например дефекты типа выступ/вырыв. Методы поиска разработаны так, чтобы признаки дефектов были хорошо различимы, а результаты классификации были однозначными. Для классификации вырыва или выступа используется правило соседства [28]. Некоторые методы обнаруживают дефекты только одного типа, соответственно классификация для них не нужна.

Алгоритм может находить и классифицировать следующие виды дефектов:

I. На шаге 6 с помощью сравнения таблиц связей эталонной и тестируемой печатных плат:

1) обрыв,
2) короткое замыкание,
3) островок,
4) лишний проводник,
5) прокол.

II. На шаге 7 с помощью проверки элементов:

6) выступ;
7) вырыв,
8) недопустимая минимальная ширина проводника;
9) отсутствие проводника;
10) смещение проводника,
11) неправильный размер КП,
12) неправильный размер отверстия в КП,
13) смещение отверстия в КП,
14) смещение КП.

III. На шаге 8 :

15) недопустимое минимальное расстояние между проводниками.

Заключение

В статье предлагается гибридный алгоритм поиска и классификации дефектов топологии печатных плат, основанный на разбиении дорожек на ключевые точки и контроле связей между ними. Алгоритм может находить и классифицировать 15 типов дефектов, имеет дополнительные возможности для настройки процесса поиска и сокращения ложных дефектов, может хорошо масштабироваться для параллельных вычислительных систем. Перспективным развитием предложенного алгоритма было бы использование данного подхода для контроля слоев металлизации интегральных микросхем методом die-to-database.

Литература

1. Tom Lecklider. PCB Inspection Outlook for 2005 [Электронный ресурс] / Tom Lecklider. – Режим доступа : www.evaluationengineering.com/archive/articles/1204/1204pcb_inspection.asp. – Дата доступа : 10.02.2011.
2. A survey on industrial vision systems, applications, tools / Elias N. Malamas, Euripides G.M. Petrakis, Michalis Zervakis [etc.] // Image Vision Computing. – 2003. – Vol. 21. – Issue 2. – P. 171-188.
3. Fan K.C. Strategic planning of developing automatic optical inspection (AOI) technologies in Taiwan / K.C. Fan, C. Hsu // J. Phys.: Conf. – 2005. – Ser. 13. – P. 394-397.
4. Зипунников В. Автоматические системы оптического тестирования незапаянных печатных плат фирмы Lloyd Doyle [Электронный ресурс] / В. Зипунников, В. Кудрявцев // Компоненты и технологии. – Режим доступа : http:// http://www.kit-e.ru/assets/files/pdf/2004_04_208.pdf. – Дата доступа : 10.02.2011.
5. Кучерявый А. Российский рынок печатных плат: взгляд производителя [Электронный ресурс] / А. Кучерявый // Компоненты и технологии. – Режим доступа : http://www.kit-e.ru/assets/files/pdf/2006_06_8.pdf. – Дата доступа : 10.02.2011.
6. Галецкий Ф. Перспективные для России новые технологии производства печатных плат / Ф. Галецкий // Электронные компоненты. – 2003. – № 8. – С. 51-55.
7. Фотошаблоны печатных плат. Общие технические условия : ГОСТ27716-88.
8. Automatic PCI Inspection Algorithms / M. Moganti, F. Ercal, C. Dagli [etc.] // A Survey, Computer Vision and Image Understanding. – 1996. – № 63. – P. 287-313.
9. Efrat Tal. Printed Circuit Board Inspection [Электронный ресурс] / Efrat Tal, Inbal Yefet. – Режим доступа : http://visl.technion.ac.il/projects/2002w23 – Дата доступа : 10.02.2011.
10. Zuwairie Ibrahim. Wavelet-Based Printed Circuit Board Inspection System / Zuwairie Ibrahim, Syed Abd, Rahman Al-Attas // International Journal of Signal Processing (IJSP). – 2004. – № 1. – P.65-71.
11. Fuming Wang. An improved normalized cross-correlation algorithm for inspection of printed circuit boards / Fuming Wang // Proc. SPIE. – 2006. – Vol. 6357. – P. 635-719.
12. Real-Time Machine Vision System for Printed Circuit Boards [Электронный ресурс] / Jae-Young Pyun, Kang-Sun Choi, Byeong-Doo Choi, Sung-Jea Ko. – Режим доступа : http://dali.korea.ac.kr/publication/int_pro/paper/6.pdf. – Дата доступа : 10.02.2011.
13. Masayasu Ito. Pattern Inspection of a Printed Circuit Board using Graph Information / Masayasu Ito, Yasuhiro Nikaido // Transaction of IEE Japan. – 1992. – № 112-C (2). – P. 102-111.
14. Ahmed M. Darwish. A Rule Based Approach for Visual Pattern Inspection / Ahmed M. Darwish, Anil K. Jain // IEEE Transactions of Pattern Analysis and Machine Intelligence, PAMI. – 1998. – № 10 (1). – P. 56-68.
15. Yung-Nien Sun. A New ModelBased Approach for Industrial Visual Inspection / Yung-Nien Sun, Ching-Tsorng Sai // Pattern Recognition. – 1992. – № 25 (11). – P. 1327-1336.
16. Tatibana M.H. Novel Automatic PCB Inspection Technique Based on Connectivity / M.H. Tatibana, R. de A. Lotufo // Proceedings of "X Brazilian Symposium Computer Graphics and Image Processing-SIBGRAPI'97", Campos de Jordgo. – 1997. – P.187-194.
17. Göktürk, S.B. Automated Inspection of PCB's Using a Novel Approach / S.B. Göktürk, L. Akarun, H.I. Bozma // Proceedings of IEEE/EURASIP Workshop "Nonlinear Signal Processing and Image Processing". – Antalya, 1999.
18. Computer Vision System for Printed Circuit Board Inspection / Fabiana R. Leta, Flavio F. Feliciano, Flavius P.R. Martins // Proc. "ABCM Symposium Series in Mechatronics". – 2008. – № 3. – P. 623-632.
19. Szolgay P. Analogic algorithms for optical detection of breaks and short circuits on the layouts of printed circuit boards using CNN / P. Szolgay, K. Tömördi // International Journal of Circuit Theory and Applications. – 1999. – № 27. – P. 103-116.
20. Hidvegi T. Some new analogic CNN algorithms for PCB quality control / T. Hidvegi, P. Szolgay // Int. J. of Circuit Theory and Applications. – 2002. – № 30. – P. 231-245.

21. Feijun Song. New wavelet transforms for noise-insensitive edge detection / Feijun Song, Suganda Jutamulia // Opt. Eng. – 2002. – № 41 (1).
22. Fast modular RLE-based inspection scheme for PCBs / F. Ercal, F. Bunyak, H. Feng, L. Zheng // In Proc. “SPIE Conf. On Architectures, networks, and intelligent systems for manufacturing integration”. – Pittsburg, PA. – 1997, Oct. – P. 49-59.
23. F. Ercal. Context-sensitive filtering in RLE for PCB inspection / F. Ercal, F. Bunyak, H. Feng // Proc. “SPIE Conf. on Intelligent systems in design and manufacturing”. – Boston, MA. – 1998, Nov. – P. 286-293.
24. Abdelhameed Ibrahim. Spectral imaging method for material classification and inspection of printed circuit boards / Abdelhameed Ibrahim, Shoji Tominaga, Takahiko Horiuchi // Opt. Eng. – 2010. – № 49.
25. Mandeville J.R. Novel method for analysis of printed circuit images / J.R. Mandeville // IBM J. Res. Develop. – 1985. – № 29 (1). – P. 73-86.
26. Automatic Visual Inspection of Printed Circuit Boards: An Experimental System / B. Benhabib, C.R. Charette, K.C. Smith, A.M. Yip // International Journal of Robotic and Automation. – 1990. – № 5 (2).
27. Dougherty E.R. An introduction to morphological image processing / Dougherty E.R. – Bellingham, Washington, 1992. – 161 p.
28. Doudkin A.A. The Defect and Project Rules Inspection on PCB Layout Image / A.A. Doudkin, A.V. Inyutin // International Journal of Computing. – 2006. – № 5 (3). – P. 107-111.
29. Платы печатные. Термины и определения : ГОСТ 20406-75.
30. Пирогова Е.В. Проектирование и технология печатных плат : учебник / Пирогова Е.В. – М. : ФОРУМ: ИНФРА-М, 2005. – 560 с.
31. R. Heriansyah. Neural Network Paradigm for Classification of Defects on PCB / R. Heriansyah, S.A.R. Abu-Bakar, M.M.A. Zabidi // Jurnal Teknologi. – 2003. – № 39(D). – P. 84-104.

Literatura

1. Lecklider T. PCB Inspection Outlook for 2005. www.evaluationengineering.com/archive/articles/1204/1204pcb_inspection.asp
2. Elias N. A survey on industrial vision systems, applications, tools. Vol 21. Issue 2. Image Vision Computing 2003. P 171-188
3. K. C. Fan. Strategic planning of developing automatic optical inspection (AOI) technologies in Taiwan, J. Phys.: Conf. 2005 Ser. 13. 2005. P 394-397
4. Zipunnikov V. Komponenty i tehnologii http://www.kit-e.ru/assets/files/pdf/2004_04_208.pdf
5. Kucherjavyj A. Komponenty i tehnologii http://www.kit-e.ru/assets/files/pdf/2006_06_8.pdf
6. Galeckij F. Jelektronnye komponenty. №8. 2003. S 51-55
7. GOST 20406-75 Platy pechatnye. Terminy i opredelenija
8. GOST27716-88 Fotoshablony pechatnyh plat. Obshhie tehnicheskie uslovija
9. Moganti M. A Survey, Computer Vision and Image Understanding № 63. 1996. P 287-313
10. Pirogova E. V. Proektirovanie i tehnologija pechatnyh plat: Uchebnik. M.: FORUM: INFRA-M. 2005. 560 s.
11. Efrat T. Printed Circuit Board Inspection http://visl.technion.ac.il/projects/2002w23
12. Jae-Young Pyun. Real-Time Machine Vision System for Printed Circuit Boards. http://dali.korea.ac.kr/publication/int_pro/paper/6.pdf
13. Zuwairie I. Wavelet-Based Printed Circuit Board Inspection System, International Journal of Signal Processing (IJSP). № 1. 2004. P 65-71
14. Fuming Wang. Proc. SPIE. Vol 6357, 635719. 2006
15. Masayasu I., Pattern Inspection of a Printed Circuit Board using Graph Information, Transaction of IEE Japan, 112-C (2). 1992. P 102-111
16. Ahmed M. A Rule Based Approach for Visual Pattern Inspection, IEEE Transactions of Pattern Analysis and Machine Intelligence, PAMI10 (1). 1988. P. 56-68
17. Yung-Nien Sun. A New ModelBased Approach for Industrial Visual Inspection, Pattern Recognition. № 25 (11). 1992. P 1327-1336
18. Heriansyah R. Jurnal Teknologi. 39 (D). 2003. P 84-104
19. Tatibana M. H. Proceedings of “X Brazilian Symposium Computer Graphics and Image Processing-SIBGRAPI'97”. Campos de Jordgo. 1997. P 187-194
20. Göktürk, S.B. Proceedings of IEEE/EURASIP Workshop “Nonlinear Signal Processing and Image Processing”. Antalya. 1999
21. Fabiana R. ABCM Symposium Series in Mechatronics. № 3. 2008. P 623-632
22. Szolgay P. International Journal of Circuit Theory and Applications. № 27. 1999. P 103-116

23. Hidvegi T. Int. J. of Circuit Theory and Applications. № 30. 2002. P.231-245.
24. Feijun Song. Opt. Eng. № 41 (1). 2002.
25. F. Ercal, F. In Proc. “SPIE Conf. On Architectures, networks, and intelligent systems for manufacturing integration”. Pittsburg: PA. Oct. 1997. P. 49-59.
26. Ercal F. Proc. “SPIE Conf. on Intelligent systems in design and manufacturing”. Boston: MA. Nov. 1998. P. 286-293.
27. Abdelhameed I. Opt. Eng. № 49. 2010.
28. Mandeville J. R. IBM J. Res. Develop. № 29 (1). 1985. P. 73-86.
29. Benhabib B. An Experimental System, International Journal of Robotic and Automation. № 5 (2). 1990
30. Dougherty E.R. An introduction to morphological image processing. Washington: Bellingham. 1992. 161 p.
31. Doudkin A.A. International Journal of Computing. № 5 (3). 2006. P. 107-111.

А.В. Інютін

Алгоритм пошуку і класифікації дефектів топології друкованих плат

У статті пропонується алгоритм контролю топології друкованих плат, що ґрунтується на декомпозиції зображення друкованої плати на елементарні фрагменти й перевірці зв’язків між тими елементами, які є ключовими для аналізу форми доріжок. Особливістю алгоритму є велика кількість типів дефектів, що виявляються, класифікація яких здійснюється одночасно з їх пошуком.

A.V. Inyutin

Algorithm for Search and Classification of the PCB Topology Defects

A hybrid algorithm for the PCB topology control and classification of defects are proposed. The algorithm is based on the comparing of connection tables of etalon and tested PCBs. Connection table is produced by partitioning the image of tracks into elementary fragments with skeleton transform. A peculiar feature of the algorithm is a large number of types of defects that are detected during inspection (defects of the logical structure, defects of the shape of elements, defects of the relative position) and good paralleling possibility.

Статья поступила в редакцию 28.06.2011.